

S1
?t s1/5

1 PN=JP 2001217442

101549900

1/5/1

DIALOG(R) File 347:JAPIO
(c) 2005 JPO & JAPIO. All rts. reserv.

JC17 Rec'd PCT/PTO 20 SEP 2005

06989866 **Image available**
CRYSTAL SILICON THIN FILM SEMICONDUCTOR DEVICE

PUB. NO.: 2001-217442 [*JP 2001217442* A]
PUBLISHED: August 10, 2001 (20010810)
INVENTOR(s): MURAMATSU SHINICHI
MINAGAWA YASUSHI
SAKAGUCHI HARUNORI
OKA FUMITO
YAZAWA YOSHIAKI
APPLICANT(s): HITACHI CABLE LTD
HITACHI LTD
APPL. NO.: 2000-028627 [JP 200028627]
FILED: February 07, 2000 (20000207)
INTL CLASS: H01L-031/04; H01L-021/205

ABSTRACT

PROBLEM TO BE SOLVED: To provide a crystal silicon thin film semiconductor device, wherein polycrystalline silicon layer thin films can be easily combined so as to keep the device high in photoelectric conversion efficiency, an inexpensive board material can be used because a board temperature is low, a polycrystalline semiconductor thin film of comparatively large thickness can be formed in a short time, and the device can be lessened in cost and enhanced in quality.

SOLUTION: A crystal silicon thin film semiconductor device is characterized by the fact that a first polycrystalline silicon layer 3, which is, at least, partially turned porous, is provided on a substrate 1, and a PN junction is formed in the first polycrystalline silicon layer 3 or between a second polycrystalline silicon layer 4B which is provided coming into contact with the first polycrystalline silicon layer 3 and a third polycrystalline silicon layer 5.

COPYRIGHT: (C)2001, JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-217442

(P2001-217442A)

(43)公開日 平成13年8月10日(2001.8.10)

(51) Int.Cl.⁷

H 0 1 L 31/04
21/205

識別記号

F I

H 0 1 L 21/205
31/04

コード(参考)
5 F 0 4 5
A 5 F 0 5 1
B

審査請求 未請求 請求項の数9 O L (全8頁)

(21)出願番号 特願2000-28627(P2000-28627)

(22)出願日 平成12年2月7日(2000.2.7)

(71)出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 村松 信一

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(74)代理人 100071526

弁理士 平田 忠雄

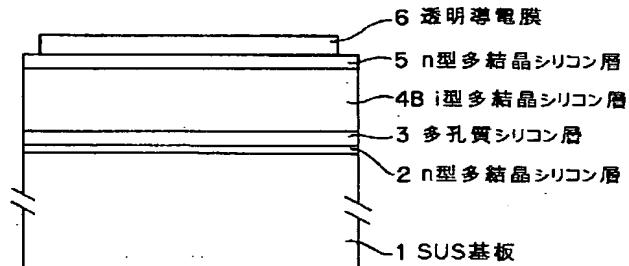
最終頁に続く

(54)【発明の名称】 結晶シリコン薄膜半導体装置

(57)【要約】

【課題】 多結晶シリコン層の薄膜の組み合わせが容易で光電変換効率が高く、基板温度が低くて安価な基板材料が使用でき、短かい時間で比較的膜厚の厚い多結晶半導体薄膜の形成ができ、コスト低減が可能な高品質の結晶シリコン薄膜半導体装置を提供する。

【解決手段】 基板1の上に、少なくとも一部が多孔質化された第1の多結晶シリコン層3を有するとともに、前記第1の多結晶シリコン層3の中で、または前記多結晶シリコン層3に接して設けられた第2の多結晶シリコン層4Bおよび第3の多結晶シリコン層5の間に、P N接合が形成されていることを特徴とする結晶シリコン薄膜半導体装置を提供する。



【特許請求の範囲】

【請求項1】一部が多孔質化した第1の多結晶シリコン層と、間に接合を形成する第2および第3の多結晶シリコン層、あるいは間に接合を形成する前記第2の多結晶シリコン層および非単結晶シリコン層を、それぞれ、基板上に形成したことを特徴とする結晶シリコン薄膜半導体装置。

【請求項2】前記基板は、SUS基板であり、前記第1の多結晶シリコン層は、前記基板に接したn導電型の多結晶シリコン層であり、前記第2の多結晶シリコン層は、前記第1の多結晶シリコン層に接した真正な多結晶シリコン層であり、前記第3の多結晶シリコン層は、n導電型であることを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【請求項3】前記基板は、SUS基板であり、前記第1の多結晶シリコン層は、前記基板に接したn導電型の多結晶シリコン層であり、前記第2の多結晶シリコン層は、前記第1の多結晶シリコン層に接した真正な多結晶シリコン層であり、前記非単結晶シリコン層は、n導電型の微結晶シリコン層であることを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【請求項4】前記基板は、金属級のシリコン基板であり、前記第1の多結晶シリコン層は、前記基板に接した平滑表面を有するn導電型の多孔質シリコン層を含み、前記第2の多結晶シリコン層は、前記第1の多結晶シリコン層に接した真正な多結晶シリコン層であり、前記第3の多結晶シリコン層は、p導電型であることを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【請求項5】前記基板は、SUS基板であり、前記非単結晶シリコン層は、前記基板に接したn導電型の微結晶シリコン層であり、前記第2の多結晶シリコン層は、前記微結晶シリコン層の上に形成された真正な多結晶シリコン層であり、前記第1の多結晶シリコン層は、前記真正な多結晶シリコン層の上に形成されたp導電型の多結晶シリコン層であることを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【請求項6】前記第2あるいは第3の多結晶シリコン層は、膜厚方向に結晶配向性を有することを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【請求項7】前記第2あるいは第3の多結晶シリコン層は、膜中の大部分において水素含有量が0.3%以下であることを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【請求項8】前記第1の多結晶シリコン層は、0.1%以上の水素を含むことを特徴とする請求項1記載の結晶

シリコン薄膜半導体装置。

【請求項9】前記第1の多結晶シリコン層は、陽極化成によって形成された多孔質シリコン層を含むことを特徴とする請求項1記載の結晶シリコン薄膜半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコン系薄膜素子の半導体装置、特に太陽電池等に使用される多結晶シリコン薄膜からなる半導体装置に関するものである。

【0002】

【従来の技術】太陽電池等の半導体装置は、例えば、ガラス等の異種基板上に多結晶シリコン薄膜を形成することにより作製できる。この方式によると、大面積、高品質のシリコン結晶基板を必要としないで、コストダウンが可能な多結晶シリコンからなる薄膜半導体装置の製造が期待できる。

【0003】一方、特性の良い半導体装置を作製するためには、多結晶シリコン薄膜の高品質化を図る必要があり、それには、通常、高温度に耐える石英等の高価な基

20 板を用い、しかも高温で堆積を行うことにより結晶性の良いシリコン薄膜を形成することができるが、この方法では製造コストの面で要望には応えられない。K. Yamamoto等は、低成本化を目指して1994 IEEE First World Conference on Photovoltaic Energy Conversion (1994年ハワイ) のp. 1575からp. 1578において、非晶質薄膜シリコンをレーザーアニール等の方法で溶融結晶化し、その多結晶化したシリコン層の上に成膜する事で、低成本の基板材料を使用でき、基板温度の上昇を抑え、結晶性を向上させる多結晶薄膜シリコンを得る方法を提案している。

【0004】

【発明が解決しようとする課題】しかし、従来の多結晶化シリコン薄膜の構成によると、太陽電池等の薄膜半導体装置として使用した場合、光電変換効率が低いという課題があった。すなわち、製造面では、ガラス基板等の低価格基板の上に多結晶シリコン薄膜を形成するのに時間と費用が掛かり、コスト低減化に問題があった。特に、高品質で、光電変換効率の高い多結晶シリコン薄膜

40 を形成するには、最初に高品質の種結晶層を形成し、その上に良好な結晶堆積条件で薄膜の堆積を行う必要があるが、高品質の種結晶の成膜を形成するには、例えば、レーザーアニールで一度溶融することが求められ、その上に良好な結晶堆積条件で堆積を行うには堆積速度が余り高く設定できないという二つの問題があり、結果的に多結晶シリコン薄膜の製造コストの上昇につながっていた。

【0005】それ故、本発明の目的は、多結晶シリコン層の薄膜の組み合わせが容易で、光電変換効率が高い結晶シリコン薄膜半導体装置を提供することにある。

【0006】本発明の他の目的は、比較的基板温度が低くて済んで安価な基板材料が使用でき、短かい時間で膜厚の厚い多結晶半導体薄膜の形成ができ、製造コストの低減が可能な高品質の結晶シリコン薄膜半導体装置を提供することにある。

【0007】

【課題を解決するための手段】本発明は、上記の目的を実現するため、一部が多孔質化した第1の多結晶シリコン層と、間に接合を形成する第2および第3の多結晶シリコン層、あるいは間に接合を形成する前記第2の多結晶シリコン層および非単結晶シリコン層を、それぞれ、基板上に形成したことを特徴とする結晶シリコン薄膜半導体装置を提供する。

【0008】また、本発明は、上記の目的を実現するため、前記基板は、SUS基板であり、前記第1の多結晶シリコン層は、前記基板に接したn導電型の多結晶シリコン層であり、前記第2の多結晶シリコン層は、前記第1の多結晶シリコン層に接した真正な多結晶シリコン層であり、前記第3の多結晶シリコン層は、n導電型であることを特徴とし、前記基板は、SUS基板であり、前記第1の多結晶シリコン層は、前記基板に接したn導電型の多結晶シリコン層であり、前記第2の多結晶シリコン層は、前記第1の多結晶シリコン層に接した真正な多結晶シリコン層であり、前記非単結晶シリコン層は、n導電型の微結晶シリコン層であることを特徴とし、前記基板は、金属級のシリコン基板であり、前記第1の多結晶シリコン層は、前記基板に接した平滑表面を有するn導電型の多孔質シリコン層を含み、前記第2の多結晶シリコン層は、前記第1の多結晶シリコン層に接した真正な多結晶シリコン層であり、前記第3の多結晶シリコン層は、p導電型であることを特徴とし、前記基板は、SUS基板であり、前記非単結晶シリコン層は、前記基板に接したn導電型の微結晶シリコン層であり、前記第2の多結晶シリコン層は、前記微結晶シリコン層の上に形成された真正な多結晶シリコン層であり、前記第1の多結晶シリコン層は、前記真正な多結晶シリコン層の上に形成されたp導電型の多結晶シリコン層であることを特徴とする結晶シリコン薄膜半導体装置を提供する。

【0009】また、本発明は、上記の目的を実現するため、前記第2あるいは第3の多結晶シリコン層は、膜厚方向に結晶配向性を有することを特徴とし、前記第2あるいは第3の多結晶シリコン層は、膜中の大部分において水素含有量が0.3%以下であることを特徴とし、前記第1の多結晶シリコン層は、0.1%以上の水素を含むことを特徴とし、前記第1の多結晶シリコン層は、陽極化成によって形成された多孔質シリコン層を含むことを特徴とする結晶シリコン薄膜半導体装置を提供する。

【0010】

【発明の実施の形態】図1は、本発明の第1の実施の形態の太陽電池の作製途中の断面模式図を示している。太

陽電池は、金属基板を用い薄膜表面側から光入射を行う型式のものであり、その作製は、SUS基板1の上に、n型多結晶シリコン層2、多孔質シリコン層3、i型非晶質シリコン層4Aを、順次成膜によって形成し構成される。図1の半導体太陽電池の作製は、最初にフレキシブルなSUS基板1の上に、圧力0.3Torrに維持したH₂、SiH₄、PH₃の混合ガスを導入し、基板温度200°C、80MHzのp-CVD法で膜厚100nmのn型多結晶シリコン層2を成膜して形成した。n型多結晶シリコン層2は、粒径0.1μm程度の多結晶であるが、粒径0.05μm程度の微結晶であってもよいし、非晶質であっても良い。また、膜厚は、結晶性によって異なるが、最適膜厚は10nmないし100nm、望ましくは30nmないし60nmが適当である。この成膜条件のn型多結晶シリコン層2は、大部分が(110)面に配向した多結晶シリコンとなった。(110)面に配向した多結晶シリコンは、(111)面に比べて表面に自然な結晶組織が形成されるという利点がある。次に、n型多結晶シリコン層2は、フッ酸：エタノール=1:1溶液中で陽極化成を行なって、n型多結晶シリコン層2の表面部分の膜厚50nmを多孔質シリコン層3に変えた。この時、陽極化成の電流を低く保つことで、多孔質粒子の粒径と穴の大きさをサブミクロン以下に押さえることができた。さらに、圧力0.5Torrに維持したH₂、SiH₄の混合ガスにより、基板温度420°C、60MHzのp-CVD法で、膜厚2μmのi型非晶質シリコン層4Aを成膜して形成した。i型非晶質シリコン層4Aの厚さは、光吸収に必要な厚さで決まり、少なくとも500nm以上から10μm程度の厚さまでが最も好ましいが、実用上は50μm程度までは使用することができる。このとき、i型非晶質シリコン層4Aの膜中には、条件により0.5%ないし8%の水素が含有されていた。

【0011】図2は、本発明の第1の実施の形態の完成了した太陽電池の断面模式図を示している。太陽電池の構成は、SUS基板1の上に、順次成膜して形成されたn型多結晶シリコン層2、多孔質シリコン層3、i型多結晶シリコン層4B、n型多結晶シリコン層5を有し、透明導電膜6を備えている。図2の半導体太陽電池において、i型多結晶シリコン層4Bは、i型非晶質シリコン層(図1の4A)を、窒素雰囲気中において、450~700°C、好ましくは500~600°Cの温度範囲で加熱処理を行なってi型非晶質シリコンを多結晶化させることにより、i型多結晶シリコン層4Bを構成している。i型多結晶シリコン層4Bは、その中に存在する多孔質の微細な凹凸により、結晶化が促進されると共に結晶性も改善されている。このときi型多結晶シリコン層4Bの膜中の水素は、i型非晶質シリコン層(図1の4A)の0.5%ないし8%に比べ、0.1%ないし2%に低減していた。また、i型非晶質シリコン層の加熱処

理は、窒素雰囲気中のみではなく、真空中、あるいは水素、Ar 雰囲気中、さらにはハロゲン化物中でも同等の結晶化効果が得られた。次に、i型多結晶シリコン層4Bの上に、圧力0.3 Torr に維持した H₂、SiH₄、PH₃ の混合ガスを導入し、基板温度200℃、13.56 MHz の p-CVD 法で膜厚50 nm の n 型多結晶シリコン層5を成膜して形成した。最後に、n 型多結晶シリコン層5の上に蒸着法で70 nm の透明導電膜6を形成して表面電極とした。透明導電膜6は、真空蒸着法、化学蒸着法による透明導電性ガラス形成方法の代表例としての ITO であるが、この他に SnO₂ など別の透明導電材料を用いて透明の表面電極を形成することができる。この実施の形態の半導体装置によると、SUS 基板1の近傍側に多孔質シリコン層3を導入し、さらに n 型多結晶シリコン層2を含む多層の成膜シリコン層を組み合わせて形成することによって、太陽電池の光電変換効率は、多孔質膜を有しない型式の太陽電池5%に比べて、7%という高い光電変換効率の太陽電池が実現される。

【0012】図3は、本発明の第2の実施の形態の太陽電池の作製途中の断面模式図を示している。太陽電池は、金属基板を用い薄膜表面側から光入射を行う型式のものであり、その作製は、SUS 基板1の上に、n 型多結晶シリコン層2、多孔質シリコン層3、Ni 層7、i 型非晶質シリコン層8が順次成膜によって形成され構成されている。図3の半導体太陽電池の作製は、最初にフレキシブルなSUS 基板1の上に、圧力0.3 Torr に維持した H₂、SiH₄、PH₃ の混合ガスを導入し、基板温度200℃、8.0 MHz の p-CVD 法で膜厚100 nm の n 型多結晶シリコン層2を成膜して形成した。n 型多結晶シリコン層2は、粒径0.1 μm 程度の多結晶であるが、粒径0.05 μm 程度の微結晶であってもよいし、非晶質であっても良い。また、n 型多結晶シリコン層2の膜厚は、結晶性によっても異なるが、最適膜厚は10 nm ないし100 nm、望ましくは30 nm ないし60 nm が適当である。この成膜条件の n 型多結晶シリコン層2は、大部分が(110)面に配向した多結晶シリコンとなった。次に、n 型多結晶シリコン層2は、フッ酸：エタノール=1:1 溶液中で陽極化成を行なって、n 型多結晶シリコン層2の表面部分の50 nm を多孔質シリコン層3に変えた。この時、陽極化成の電流を低く保つことで、多孔質粒子の粒径と穴の大きさをサブミクロン以下に押さえることができた。さらに、触媒元素として Ni 層7を蒸着法で1 nm 形成した。引き続き、圧力0.5 Torr に維持し、H₂、SiH₄ の混合ガスにより、基板温度420℃、6.0 MHz の p-CVD 法で膜厚2 μm の i 型非晶質シリコン層8A を成膜して形成した。

【0013】図4は、本発明の第2の実施の形態の完成した太陽電池の断面模式図を示している。半導体太陽電

池の構成は、SUS 基板1の上に、順次成膜して形成された n 型多結晶シリコン層2、多孔質シリコン層3、i 型多結晶シリコン層8B、n 型微結晶シリコン層9を有し、さらに透明導電膜10、金属電極引き出し層11を備えている。図4の半導体太陽電池は、熱処理が2段階に分けて行われ太陽電池が構成されている。まず、i 型非晶質シリコン層(図3の8A)を水素雰囲気中400℃で加熱し、膜中水素量を1%以下、望ましくは0.3%以下にし、その後550℃で加熱したところ配向性の良い i 型多結晶シリコン層8Bが得られた。この様な熱処理によると、Ni 層(図3の7)の元素は、i 型非晶質シリコン層(図3の8A)の最表面に移動し、膜中にはトレース量しか残らず、品質の良い i 型多結晶シリコン層8Bが実現される。結晶性が悪い場合は、膜中に Ni 原子が欠陥位置に取り残されるが、導入量は、半導体膜中において最大でも $2 \times 10^{19} / \text{cm}^3$ 程度にしかならず、Ni 原子によって太陽電池の特性を劣化させることは少ない。Ni 元素等の触媒金属の存在により、i 型非晶質シリコン層の結晶化はより低温でしかも完全に進行させることができる。次に、i 型多結晶シリコン層8Bの上に、圧力0.6 Torr に維持した H₂、SiH₄、PH₃ の混合ガスを導入し、基板温度150℃、13.56 MHz の p-CVD 法で膜厚50 nm の n 型微結晶シリコン9を成膜して形成した。最後に、蒸着法で70 nm の ITO による透明導電膜10が表面電極として形成されている。必要に応じて透明電極膜10の周辺部に金属電極引き出し層11が設けられる。この実施の形態の半導体装置によると、SUS 基板1の近傍側に多孔質シリコン層3を導入し、さらに配向性の良い i 型多結晶シリコン層8Bを含む多層の成膜シリコン層を組み合わせて形成しており、しかも Ni の大部分は多孔質シリコン層3の中に残り、n 型多結晶シリコン層2の膜質はさらに改善されるため、多孔質膜を形成しない半導体太陽電池に比べて、高い光電変換効率を有する太陽電池が実現される。

【0014】図5は、本発明の第3の実施の形態の太陽電池の作製途中の断面模式図を示しており、その構成は、Si 基板12、n 型多結晶シリコン層13を備えている。図5の太陽電池の作製は、最初に金属級の Si 基板12の上に、圧力0.3 Torr に維持した H₂、SiH₄、PH₃ の混合ガスを導入し、基板温度150℃、4.0 MHz の p-CVD 法で膜厚200 nm の n 型多結晶シリコン層13を成膜して形成した。n 型多結晶シリコン層13の成膜条件においては、シリコン層の大部分が(111)面に配向した多結晶となった。

【0015】図6は、本発明の第3の実施の形態の完成了した太陽電池の断面模式図を示している。太陽電池の構成は、Si 基板12の上に、順次成膜して形成された多孔質シリコン層14、多孔質シリコンの平滑表面15、i 型多結晶シリコン層16、p 型多結晶シリコン層17

を有し、表面電極18を備えている。図6の半導体太陽電池は、まず、n型多結晶シリコン層(図5の13)を、フッ酸：エタノール=1:1溶液中で陽極化成を行い、n型多結晶シリコン層を多孔質シリコン層14に改質している。次に、多孔質シリコン層14に溶融の生じない密度でのレーザー照射を行なって多孔質シリコン層14の表面を平滑化することにより、平滑表面15が形成されている。多孔質シリコン層の平滑表面15の上に、圧力0.6 Torrに維持したH₂、SiH₄の混合ガスにより、基板温度550℃、80MHzのp-CVD法で膜厚2μmのi型多結晶シリコン層16を成膜して形成した。平滑表面15を有する多孔質シリコン層14は、非常に配向成長が起こりやすく、i型多結晶シリコン層16は非常に移動度の高い膜となった。さらに、この上に、圧力0.5 Torrに維持したH₂、SiH₄、B₂H₆の混合ガスを導入し、基板温度400℃、50MHzのp-CVD法で膜厚15nmのp型多結晶シリコン層17を成膜して形成した。最後に、50nm/1μm/50nmのTi/Ag/Ti膜による表面電極18を形成した。この実施の形態の半導体装置によると、Si基板12の近傍側に多孔質シリコン層14を導入し、さらに配向性の良い多層の成膜シリコン層を組み合わせて形成しており、しかも、i型多結晶シリコン層16およびp型多結晶シリコン層17の膜質の改善によって、12%という高い光電変換効率の太陽電池が実現される。

【0016】図7は、本発明の第4の実施の形態の太陽電池の作製途中の断面模式図を示している。太陽電池は、金属基板を用い薄膜表面側から光入射を行う型式のものであり、その作製は、SUS基板19の上に、n型微結晶シリコン層20、Ni層21、i型非晶質シリコン層22A、p型多結晶シリコン層23、多孔質シリコン層24を、順次成膜によって形成して構成される。図7の太陽電池は、薄膜表面の近傍側に多孔質層を導入し金属触媒により結晶化を進める構成であり、最初にSUS基板19の上に、圧力0.3 Torrに維持したH₂、SiH₄、PH₃の混合ガスを導入し、基板温度200℃、13.56MHzのp-CVD法で膜厚50nmのn型微結晶シリコン層20を成膜して形成した。n型微結晶シリコン層20の成膜条件においては、完全にランダム配向した微結晶層となった。次に、電子ビーム蒸着法で3オングストロームのNi層21を形成した。連続して、電子ビーム蒸着法で3μmのi型非晶質シリコン層22Aを15nm/sの速度で形成した。このとき、i型非晶質シリコン層22Aの膜中の水素量は0.1%以下であった。さらに、i型非晶質シリコン層22Aの上に、圧力0.5 Torrに維持したH₂、Si₂H₆、B₂H₆の混合ガスを導入し、基板温度200℃、50MHzのp-CVD法で膜厚50nmのp型多結晶シリコン層23を成膜して形成した。p型多結晶

シリコン層23は、少なくとも表面近傍では(100)面に配向していた。その後、p型多結晶シリコン層23を、フッ酸：エタノール=1:1溶液中で陽極化成を行い、p型多結晶シリコン層23の大部分を多孔質シリコン層24に変えた。

【0017】図8は、本発明の第4の実施の形態の完成した太陽電池の断面模式図を示している。太陽電池は、薄膜表面の近傍側に多孔質層を導入し、その下に金属触媒により結晶化を進めたシリコン層を有する形式のものであり、完成した半導体太陽電池の構成は、SUS基板19の上に順次成膜して形成されたn型微結晶シリコン層20、i型多結晶シリコン層22B、p型多結晶シリコン層23、多孔質シリコン層24を有し、薄膜表面に透明導電膜25、金属電極26を備えている。図8の半導体太陽電池においては、まず、圧力1 TorrのH₂ガス中で600℃、2分のラピッド・サーマル・アニールを3回行なってi型非晶質シリコン層(図7の22A)を結晶化し、配向性の良いi型多結晶シリコン層22Bを得ている。このときの熱処理により、Ni層(図7の21)はi型多結晶シリコン層22Bの中に取り込まれてNi層として殆ど残らなかった。次に、フレオン系のドライエッチングにより多孔質シリコン層24の一部を除去した後、透明電極として蒸着法で70nmのITOによる透明導電膜25を形成し、さらに部分的にTi/AIで20nm/1μmの厚さからなる複合の金属電極26を形成している。この実施の形態の半導体装置によると、薄膜表面の近傍側に多孔質シリコン層24を導入しており、金属触媒のNi元素の大部分はn型微結晶シリコン層20中に取り込まれて結晶化が進められているとともに、配向性の良い多層の成膜シリコン層を組み合わせた構成であるため、多孔質膜を形成しない半導体太陽電池に比べて、高い光電変換効率を有する太陽電池が実現される。

【0018】本発明の実施の形態における結晶シリコン薄膜半導体装置としては、例えば、据置型太陽電池としての家庭用電力供給システム、太陽電池道路標識、太陽電池時計、太陽電池電卓、太陽電池利用の携帯機器、等々、いずれの太陽電池用途にも用いることができる。

【0019】本発明の実施の形態において、基板材料としては、例えば、ガラス、セラミックス、金属シリコン、AI、タンゲステン、石英、サファイア等を用いることができる。この場合、ガラス、石英等のようにフッ酸でエッチングされる基板は、エッチングが生じないように表面を保護して多孔質化を行う必要がある。なお、実施の形態において表面に凹凸を有するSUS基板を用いたところ、素子裏面での光散乱効果により短絡電流が増加する現象があった。

【0020】本発明の実施の形態において、n型またはp型のシリコン薄膜としては、初めから多結晶シリコン層として形成しても良いし、微結晶シリコン層、非晶質

シリコン層として形成してから、熱処理により多結晶化してもよい。いずれの形成条件でも良いが、非晶質(100)面に配向した多結晶シリコンの場合は、膜中の欠陥が少なく高い移動度が得られるという利点がある。それらシリコン薄膜の形成は、蒸着法、CVD法、プラズマCVD(p-CVD)法等により膜の堆積を行なうことができる。特に不純物が導入されない方法であれば、いずれの方法も利用することができる。次いで熱処理により所定の薄膜の形成が行われるが、堆積した膜の熱処理は、窒素雰囲気中で行われる他に、真空中、水素中、あるいはAr雰囲気中、さらにはハロゲン化物中でも同等の結晶化効果を得ることができる。

【0021】本発明の実施の形態において、非晶質層に接して形成する金属触媒元素Niは、ニッケル塩溶液をスピニ塗布し、乾燥してニッケル層を形成できる。金属触媒元素は、Niの他に、Fe、Co、Pt、Cu、Au等を用いることができる。触媒元素による金属触媒膜の形成方法には、蒸着法、プラズマ処理法、スピニコート法等を利用することができます。

【0022】本発明の実施の形態においては、高品質の種結晶層として、まず多孔質多結晶薄膜を形成し、次いで、堆積法あるいは熱処理法により、多孔質シリコン層薄膜上での結晶化を助長させて、高速成膜した高品質多結晶シリコンを得ることにより、光電変換領域の結晶性を改善した薄膜太陽電池等の光電変換半導体装置が実現される。

【0023】本発明の実施の形態においては、半導体装置の基本的な構成は、第1に基板上に、p型もしくはn型の多孔質シリコン層を形成できる。例えば、H₂、SiH₄、B₂H₆の混合ガスを用い50MHzのVHFp-CVD法により低抵抗の薄膜を形成し、これを陽極化成法により多孔質シリコン層にする。第2に多孔質シリコン層に組み合わせて、非晶質の実質的にi型(真正)層を形成する。第2の層は膜質を考慮することなく高速かつ収率の良い方法で行なって差し支えない。その後、非晶質層の加熱処理を行うと多孔質シリコン層が存在することにより、非晶質層は低温で配向性を有する多結晶i型層に変換される。次いで、先ほどとは逆導電型のn型もしくはp型のシリコン薄膜を通常のp-CVD法で形成する。この逆導電型薄膜は、多結晶形成条件でも微結晶形成条件でもあるいは非晶質形成条件の何れであっても良い。これらの構成により、p-CVD法で熱処理の一連の工程は連続的に行なうことが実現でき、スループットの向上に効果的である。

【0024】本発明の実施の形態において、多孔質シリコン層は、非晶質の実質的にi型(真正)層よりも基板側に形成しても良いし、あるいは薄膜表面の光の入射側に形成しても良い。その形成位置は、多結晶シリコン層の組み合わせの形態により選定することができる。また、非晶質の実質的にi型(真正)層に接して金属触媒

元素(Ni、Fe、Co、Pt、Cu、Au等)を存在させることにより、i型層の多結晶化をさらに低温化し、かつ促進させることができる。都合が良いことは、金属触媒元素は熱処理による結晶化の後、多孔質シリコン層に偏析することが解明された。従って、金属触媒元素が太陽電池特性を劣化させることはほとんどないし、場合によっては、薄膜表面側であれば多孔質シリコン層を一部除去することにより、薄膜太陽電池等の光電変換効率を改善するのに有効であることも解明できた。

10 【0025】本発明の実施の形態においては、光が入射する薄膜表面の近傍側に設けた多孔質シリコン層あるいは多結晶シリコン層の上に、ITOによる透明導電膜の表面電極が形成されている。このITOによる透明導電膜は、入射する光を効率良く透過させるとともに、太陽などに曝されても耐候性に富む材質であり、薄膜半導体装置を長年月に亘って安定して使用するのに最適なものである。

【0026】

【発明の効果】本発明の結晶シリコン薄膜半導体装置によると、基板の近傍側、もしくは薄膜表面の近傍側に、多孔質のシリコン薄膜層を導入し、それに多結晶のシリコン層を組み合わせて多結晶シリコン層の薄膜を形成することにより、高い光電変換効率を有する薄膜半導体装置を得ることができる。

【0027】また、本発明の結晶シリコン薄膜半導体装置によると、基板温度が低く安価な基板材料を用いることができ、しかも基板の上に比較的膜厚の厚い高品質の多結晶半導体薄膜を短かい時間で形成できるから、製造コストの低減が可能となり、太陽電池半導体装置などの製品を有利に供給できるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の太陽電池を示す作製途中の断面模式図である。

【図2】本発明の第1の実施の形態の完成した太陽電池を示す断面模式図である。

【図3】本発明の第2の実施の形態の太陽電池を示す作製途中の断面模式図である。

【図4】本発明の第2の実施の形態の完成した太陽電池を示す断面模式図である。

【図5】本発明の第3の実施の形態の太陽電池を示す作製途中の断面模式図である。

【図6】本発明の第3の実施の形態の完成した太陽電池を示す断面模式図である。

【図7】本発明の第4の実施の形態の太陽電池を示す作製途中の断面模式図である。

【図8】本発明の第4の実施の形態の完成した太陽電池を示す断面模式図である。

【符号の説明】

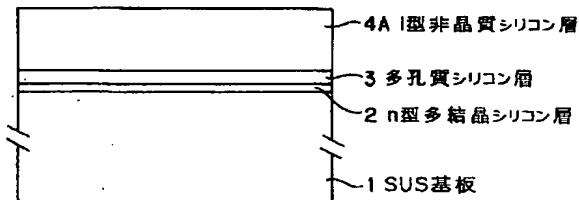
1 SUS 基板

50 2 n型多結晶シリコン層

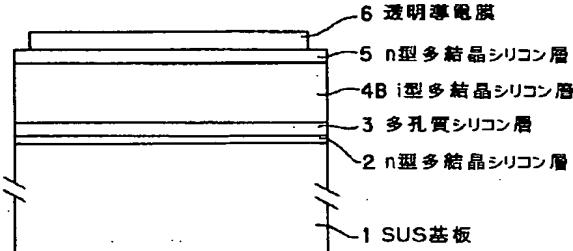
- 11
 3 多孔質シリコン層
 4 A i型非晶質シリコン層
 4 B i型多結晶シリコン層
 5 n型多結晶シリコン層
 6 透明導電膜
 7 Ni層
 8 A i型非晶質シリコン層
 8 B i型多結晶シリコン層
 9 n型微結晶シリコン層
 10 透明導電膜
 11 金属電極引き出し層
 12 Si基板
 13 n型多結晶シリコン層
 14 多孔質シリコン層

- 15 多孔質シリコン層の平滑表面
 16 i型多結晶シリコン層
 17 p型多結晶シリコン層
 18 表面電極
 19 SUS基板
 20 n型微結晶シリコン層
 21 Ni層
 22 A i型非晶質シリコン層
 22 B i型多結晶シリコン層
 10 23 p型多結晶シリコン層
 24 多孔質シリコン層
 25 透明導電膜
 26 金属電極

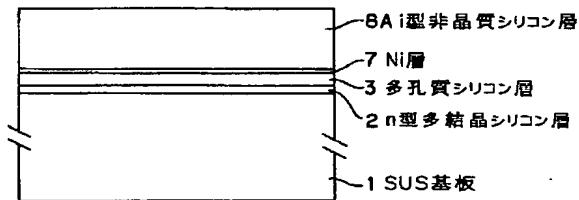
【図1】



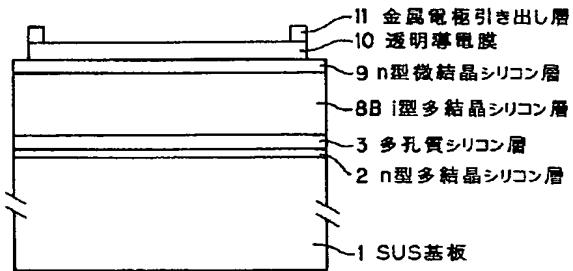
【図2】



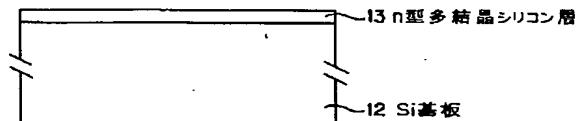
【図3】



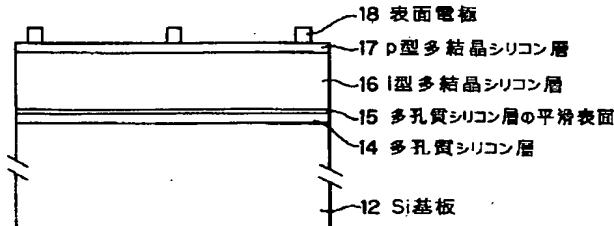
【図4】



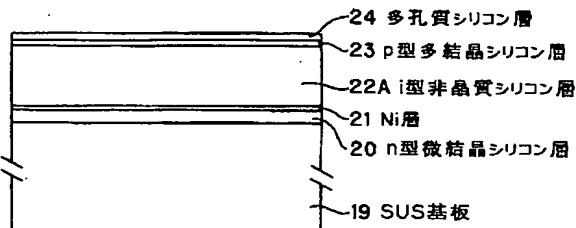
【図5】



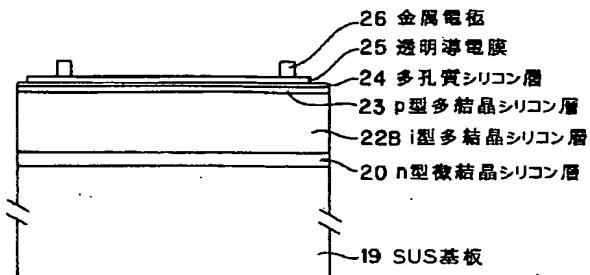
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 皆川 康

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(72)発明者 坂口 春典

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(72)発明者 岡 史人

茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内

(72)発明者 矢澤 義昭

東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

F ターム(参考) 5F045 AA08 AB03 AB04 AC01 AC19

AF10 CA13 DA53

5F051 AA03 AA04 AA05 BA14 CA02

CA03 CA04 CA15 CB24 CB25

DA04 GA02